

⑬ RÉPUBLIQUE FRANÇAISE  
INSTITUT NATIONAL  
DE LA PROPRIÉTÉ INDUSTRIELLE  
PARIS

⑪ N° de publication :  
(à n'utiliser que pour les  
commandes de reproduction)

2 782 230

⑫ N° d'enregistrement national : 98 10151

⑮ Int Cl<sup>7</sup> : H 05 K 3/40, H 05 K 3/46

⑫

## DEMANDE DE BREVET D'INVENTION

A1

⑫ Date de dépôt : 06.08.98.

⑬ Priorité :

⑰ Demandeur(s) : BULL ELECTRONICS ANGERS —  
FR.

⑱ Inventeur(s) : BREMOND MICHEL.

⑲ Date de mise à la disposition du public de la  
demande : 11.02.00 Bulletin 00/06.

⑳ Liste des documents cités dans le rapport de  
recherche préliminaire : *Se reporter à la fin du  
présent fascicule*

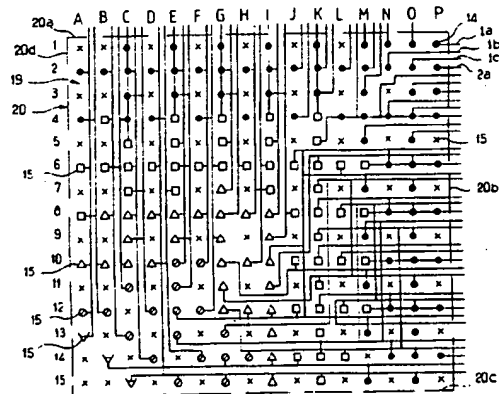
㉑ Références à d'autres documents nationaux  
apparentés :

㉒ Titulaire(s) :

㉓ Mandataire(s) : BULL SA.

㉔ CARTE DE CIRCUITS IMPRIMÉS.

㉕ La carte de circuits imprimés (10) a au moins une  
zone (19) pourvue de trous (14, 15) sensiblement réguliè-  
rement disposés et attachés à des fils (18) traversant au  
moins une partie (20a, 20b) de la limite (20) de la zone (19)  
pour une connexion extérieure à la zone. Les trous voisins  
de ladite partie de limite de la zone sont en majorité, et de  
préférence tous, des trous borgnes (14) afin d'optimiser la  
densité des trous et des fils.



FR 2 782 230 - A1



**Titre**

Carte de circuits imprimés.

**Domaine technique.**

5 L'invention se rapporte aux cartes de circuits imprimés, notamment de haute densité.

**L'art antérieur.**

10 Une carte multicouche de circuits imprimés est faite d'un empilage de couches alternativement conductrices et isolantes fixées entre elles. Chaque couche isolante est communément faite d'un tissu de verre et d'une résine tandis que chaque couche conductrice est couramment faite d'un réseau métallique de cuivre formé sur une face d'une couche isolante. Selon un mode avantageux du procédé de  
15 fabrication de la carte, deux couches conductrices voisines sont formées sur les deux faces respectives d'une couche isolante sur deux, qui constitue alors un stratifié (état C de la couche). Dans ce cas, les autres couches isolantes constituent des pré-imprégnés (pre-preg en anglais) correspondant à l'état B des couches isolantes. Cet empilement est chauffé et pressé de façon à faire une carte compacte.  
20 La carte est percée de trous de connexion, qui sont tout ou partie faits de trous traversant toute la carte. Chacun de ces trous traverse des plages métalliques superposées, formées dans les couches métalliques qui sont à connecter au trou. En outre, afin d'augmenter la densité des circuits imprimés et la liberté du tracé des réseaux métalliques, certains stratifiés portent des trous traversants pour la  
25 connexion des couches métalliques qu'elles portent. Ces trous peuvent exister dans les stratifiés intérieurs et ils sont appelés trous enterrés. Ils peuvent aussi exister dans au moins l'un des stratifiés extérieurs et sont alors appelés trous borgnes. Au moins l'une des deux faces extérieures principales de la carte peut être faite d'une couche conductrice gravée pour former des plots de connexion à des composants,

-2-

notamment des boîtiers de circuits intégrés. Les plots sont donc répartis dans des zones plus ou moins grandes destinées à la connexion de composants respectifs.

La très haute intégration des circuits intégrés actuels fait qu'ils  
5 peuvent avoir un très grand nombre de bornes d'entrée-sortie (plus de cinq cents)  
réparties sur une faible surface (quelques centimètres carrés seulement), donc selon  
une forte densité. Dans ce cas, la technique courante consiste à utiliser des boîtiers  
du type à grille de boules de soudure aussi connu sous le nom de BGA (Ball Grid  
Array). Les bornes sont des boules de soudure disposées sur une face plane du  
10 boîtier selon une grille. Leur nombre peut être supérieur à cinq cents et la grille  
peut avoir 3 cm de côté. D'autre part, certains composants peuvent aussi être des  
modules d'interconnexion de circuits intégrés. Ces modules sont des plaques  
semblables aux boîtiers précédents, dont la surface peut être beaucoup plus grande  
et avoir un très grand nombre de bornes. Les bornes de ces boîtiers et modules sont  
15 fixées sur la carte par soudure sur des plots conducteurs correspondants.

Les cartes doivent donc avoir un nombre de plots très denses. Par  
exemple, une carte actuelle de l'ordre de 250 mm x 250 mm peut recevoir jusqu'à  
des composants ayant plus de 1600 bornes. La carte a donc des zones de connexion  
20 pourvues de plots en correspondance avec les bornes des boîtiers et modules  
décrits précédemment. Dans ces zones, les plots sont donc disposés de façon  
régulière selon une grille correspondante. Chacune de ces zones doit aussi avoir un  
grand nombre de liaisons entre les plots de la zone et les autres plots. Les liaisons  
comprennent des fils de liaison tous intérieurs à la carte et s'étendant suivant les  
25 plans conducteurs de la carte, ainsi que des trous conducteurs de liaison. Chaque  
trou traverse des pastilles conductrices correspondantes ayant un diamètre  
légèrement plus grand que celui des trous et placés à chaque niveau conducteur  
traversé par le trou. Les trous borgnes étant faits dans une couche isolante  
extérieure de la carte, leur diamètre peut être faible, de l'ordre de 0,2 mm. Les trous

traversants la carte ont un diamètre dépendant de l'épaisseur de la carte. Pour un nombre de l'ordre de 15 à 20 couches leur diamètre est de l'ordre de 0,3 mm. À la surface extérieure de la carte, chaque plot est une pastille de l'ordre de 0,5 mm de diamètre, placée à côté de la pastille d'un trou et connectée à la pastille par un très court fil.

Le problème est de pouvoir établir toutes les liaisons électriques nécessaires dans la carte tout en satisfaisant à la densité désirée des plots. Par exemple, la liaison entre deux plots disposés dans les parties centrales de deux zones prévues pour la connexion de deux boîtiers de circuits intégrés nécessite le passage de fils entre les trous. Cependant, chaque fil doit passer à une distance minimale d'un autre fil ou de la pastille d'un trou pour assurer une isolation électrique suffisante entre les conducteurs voisins. La distance minimale est actuellement de l'ordre de 85 à 135  $\mu\text{m}$  et la largeur d'un fil est de l'ordre de 50 à 100  $\mu\text{m}$  selon sa fonction. Supposons par exemple que les plots de connexion sont disposés en quinconce de façon qu'un groupe de cinq plots voisins est fait de quatre plots placés dans les coins d'un carré et d'un cinquième plot au centre. On suppose aussi que la distance entre axes des plots est de l'ordre de 1 mm pour satisfaire à la densité désirée pour la connexion d'un boîtier de circuit intégré. Dans ce cas, si les trous correspondants sont des trous traversants, aucun fil ne peut passer entre ces cinq trous sur toute l'épaisseur de la carte. La solution ordinairement employée est donc de mêler les trous borgnes et les trous traversants.

Cependant, étant donné le grand nombre de fils devant traverser partiellement la zone pour sortir de celle-ci, le fait de ne pouvoir passer qu'un fil entre les trous nécessite l'emploi d'un grand nombre de couches dans la carte. Par exemple, dans l'exemple considéré, il faudrait près de cinquante couches superposées dans la carte. L'accroissement sensible du nombre de couches requiert des moyens de fabrication adaptés de la carte et se traduit par un coût de

-4-

fabrication nettement plus élevé. En outre, un tel accroissement du nombre de couches nécessite l'accroissement du diamètre des trous traversants et, par conséquent, du diamètre des pastilles conductrices correspondantes. La distance minimale d'isolation entre un fil et l'axe d'un trou augmente donc et entrave ainsi  
5 l'accroissement désiré de la densité des fils.

D'autre part, diverses contraintes existent en production industrielle. Une contrainte relative à la fiabilité exige une épaisseur maximale de la carte, par exemple de 2,4 mm. Une autre contrainte exige un rapport maximal entre  
10 l'épaisseur de la carte et le diamètre des trous, par exemple un rapport maximal de 8.

#### Sommaire de l'invention.

15

Un but de la présente invention est d'optimiser le nombre de couches d'une carte de circuits imprimés pourvue de plots de connexion de très haute densité, afin de pouvoir fabriquer la carte dans des conditions industrielles.

20

Un autre but de la présente invention est de permettre cette optimisation sans ajouter de coûts supplémentaires à la fabrication de la carte.

L'invention a pour objet une carte de circuits imprimés ayant au moins une zone pourvue de trous sensiblement régulièrement disposés et  
25 attachés à des fils traversant au moins une partie de la limite de la zone pour une connexion extérieure à la zone, caractérisée en ce que les trous voisins de ladite partie de limite de la zone sont en majorité, et de préférence tous, des trous borgnes.

Les caractéristiques et avantages de l'invention ressortent de la description qui suit, donnée à titre d'exemple et faite en référence aux dessins annexés.

**5 Présentation des dessins.**

- La figure 1 est une vue en coupe d'une partie d'une carte de circuits imprimés conforme à l'invention.

10 - La figure 2 est une vue partielle de dessus d'une face conductrice extérieure de la carte représentée sur la figure 1.

**Description détaillée d'un exemple illustrant l'invention.**

15

Dans les figures, les rapports entre les dimensions courantes de tous les moyens illustrés que connaît l'homme du métier n'ont pas été respectés et ont été volontairement modifiés pour aider à la clarté des dessins et à la compréhension de l'invention. Dans la figure 1, la carte de circuits imprimés 10 est faite d'un  
20 empilement de couches conductrices 11 et isolantes 12, 13. Parmi les couches isolantes 12, on distingue les stratifiés 12a représentés par les couches hachurées et les pré-imprégnés 12b représentés par les couches couvertes de points. Les deux stratifiés extérieurs sont référencés en 13 et portent dans l'exemple illustré des trous borgnes 14. Comme exemple de carte 10, les couches isolantes 12 existent en deux  
25 épaisseurs, 100  $\mu\text{m}$  et 200  $\mu\text{m}$ , les stratifiés extérieurs 13 ont une épaisseur de l'ordre de 100  $\mu\text{m}$  et les couches conductrices 11, ordinairement en cuivre, ont une épaisseur de l'ordre de 15 à 35  $\mu\text{m}$ . Dans les stratifiés 12a et 13, les trous borgnes 14 et les trous enterrés 14' sont traversants et donc faciles à faire. Les trous 14, 14' sont métallisés et les couches conductrices 11 sont formées uniformément sur les

-6-

deux faces de chaque stratifié et gravées. La carte incorpore aussi des trous traversants 15. Les trous 14, 14' et 15 sont pourvus de pastilles 16 au niveau des couches conductrices 11 intérieures à la carte. Des plots 17 sont prévus dans les couches conductrices 11 extérieures pour servir à la connexion à un composant

5 extérieur à la carte et non illustré, tel qu'un boîtier de circuit intégré de type BGA. Les plots 17 illustrés sont similaires aux pastilles 16 et sont disposés sur les deux faces de la carte. Les couches conductrices intérieures comprennent des fils de liaison 18 pouvant être attachés à des pastilles 16 ou pouvant passer entre des pastilles 16 voisines. Les couches conductrices intérieures sont étagées selon des

10 niveaux ou étages successifs S1, S2, ... en partant du niveau le plus extérieur. On considérera que la face utilisée dans l'exemple décrit est la face supérieure. D'autre part, les niveaux d'une carte sont ordinairement affectés à l'une des deux fonctions que peut avoir un fil dans la carte, soit servir à l'alimentation en énergie des composants, soit servir à l'acheminement des signaux logiques. Dans l'exemple

15 illustré, on ne considérera que les niveaux logiques, puisque les niveaux d'alimentation sont des plans conducteurs traversés par des trous amenant directement l'énergie aux plots d'alimentation. On supposera que les niveaux logiques sont les niveaux d'ordre impair.

20 La figure 2 illustre une vue partielle de dessus d'une face de la carte représentée sur la figure 1. Plus précisément, la figure 2 illustre les trous 14 et 15 de la carte 10 et, par transparence supposée des couches isolantes et des niveaux d'alimentation, les fils logiques 18 qui s'y rattachent. Les trous borgnes 14 sont représentés sous forme de cercles grisés. Les fils 18

25 qui partent de ces trous sont au niveau S1. Les autres trous sont représentés en fonction du niveau logique à partir duquel part un fil attaché à ce trou. Ainsi, les rectangles sont représentatifs des trous d'où partent des fils du niveau S3, les triangles sont représentatifs des trous d'où partent des fils de niveau S5, les cercles barrés sont représentatifs des trous d'où partent des fils

30 de niveau S7 et les A inversés sont représentatifs des trous d'où partent des

5 fils de niveau S9. Ainsi, cinq niveaux logiques sont occupés. Les croix représentent des trous affectés à la distribution d'énergie. Étant donné que la carte illustrée peut être équipée de composants sur ses deux faces, l'autre face est aussi pourvue de la même façon en niveaux logiques, le dernier niveau pouvant être commun. Dans l'exemple réalisé dans les conditions décrites, la carte avait dix niveaux logiques et huit niveaux d'alimentation.

10 Dans la figure 2, les trous illustrés sont régulièrement disposés selon une grille matricielle dans une zone 19 destinée à recevoir un composant tel qu'un boîtier BGA. La grille illustrée a seize colonnes référencées A-P et quinze rangées référencées 1-15. Les trous sont au pas de 1mm. Les fils 18 s'étendent suivant des lignes parallèles aux colonnes et rangées de la grille pour être amenés vers l'extérieur de la zone jusqu'à au moins un plot extérieur ou une borne d'entrée-sortie de la carte. La ligne correspondante à la rangée ou la colonne est référencée a. On considère dans 15 l'exemple illustré que deux lignes parallèles intercalaires référencées b et c sont disponibles pour le passage des fils entre les trous, la ligne c étant la plus éloignée de la ligne a. La zone 19 est délimitée par une ligne périphérique 20, représentée par une ligne discontinue, légèrement extérieure aux trous périphériques. La zone illustrée étant sensiblement carrée, ses 20 quatre côtés sont désignés successivement par 20a, 20b, 20c et 20d. La zone 19 illustrée comme exemple est placée dans un coin de la carte, de sorte que deux de ses côtés adjacents 20c et 20d correspondent sensiblement aux côtés de la carte. Les lignes a, b et c destinées à faire la liaison des trous vers 25 l'extérieur de la zone 19 coupent donc seulement les côtés 20a et 20b, comme cela apparaît de la figure 2.

30 Comme représenté sur la figure 2, les trous logiques adjacents aux côtés 20a et 20b sont de préférence tous des trous borgnes 14 représentés sous forme de cercles grisés. Un des avantages d'un trou borgne est de ne pas entraver le passage de fils en dessous du trou.



De préférence aussi, les trous borgnes se succèdent suivant une rangée ou une colonne. Dans la zone 19 illustrée, ils se succèdent sur trois rangées et colonnes voisines des côtés 20a et 20b, ainsi qu'en partie sur les quatrièmes rangées et colonnes. Par exemple, les trous de coordonnées N2, O2 et P2 ont trois fils respectifs s'étendant suivant les trois lignes respectives 2a, 1c et 1b. De même, les trous de coordonnées M1, M2 et M3 ont trois fils respectifs s'étendant suivant les lignes respectives Ma, Mb et Mc. Il en est de même pour les trous borgnes K1, K2 et K3, dont les fils respectifs s'étendent suivant les lignes respectives Ka, Kb et Kc. Grâce à cette disposition, le trou traversant K4 a un fil de niveau S3 s'étendant suivant la ligne Ka et passe donc sous les trois trous borgnes K1, K2 et K3, ainsi que sous le fil de premier niveau connecté au trou borgne K1. Cette configuration se retrouve aussi par exemple pour les trous borgnes E1-E3 et le trou traversant E4 avec fil de niveau inférieur S3, comme pour les trous borgnes N8, O8 et P8 et le trou M8. Le nombre de trous borgnes peut être plus élevé suivant une rangée ou une colonne. Par exemple, les quatre trous borgnes C1-C4 ont quatre fils respectifs s'étendant suivant les lignes Ca, Cb, Cc et Bc, et le trou traversant C5 a un fil de niveau inférieur S3 s'étendant suivant la ligne Ca et passant sous les quatre trous borgnes et sous le fil de premier niveau attaché au trou borgne C1. En ce qui concerne les cinq trous borgnes L4, M4, N4, O4 et P4, les trois derniers sont connectés à trois fils respectifs s'étendant suivant les trois lignes respectives 4a, 3c, 3b, le trou borgne M4 est connecté à un fil s'étendant d'abord suivant la ligne 4a, puis suivant successivement les lignes Mc, 2c, Na et 2b, et le trou borgne L4 est attaché à un fil s'étendant d'abord suivant la ligne 4a, puis suivant la ligne Lc. Le fil de niveau inférieur S3 attaché au trou K5 s'étend d'abord suivant la ligne 5a, puis suivant la ligne Kb et enfin suivant la ligne 4a où il passe sous les cinq trous borgnes L4-P4 et sous le fil de niveau supérieur attaché au trou borgne P4. Bien entendu, il en serait de même si, au lieu du trou K5 de niveau S3, le fil était de niveau inférieur. Plus généralement, les trous borgnes successifs pourraient ne pas

être en ligne droite, mais former une ligne brisée laissant un passage pour un fil de niveau inférieur.

La disposition des trous borgnes permet donc d'ajouter des lignes  
5 possibles pour le passage de fils à travers la zone. Il apparaît aussi de la figure 2 que dans la zone 19 illustrée, plus les fils ont un niveau bas, plus les trous auxquels ils sont attachés sont éloignés des côtés 20a et 20b. Dans la zone 19, les fils de niveau S3 sont attachés à des trous disposés partiellement sur la rangée 4, puis uniformément sur les deux rangées 5 et 6 et en partie  
10 sur la rangée 7. Ils sont aussi disposés en partie sur la colonne M, uniformément sur les trois colonnes J, K et L. Les fils de niveau plus bas S5, S7 et S9 sont attachés à des trous successivement plus éloignés des côtés 20a et 20b, les trois trous de niveau S9 étant disposés dans le coin opposé au coin formé par les côtés 20a et 20b. Cette disposition permet de mieux gérer le  
15 tracé des fils et d'optimiser leur densité. Dans l'exemple considéré en introduction de la présente demande, dix-huit couches ont suffi pour former la carte 10 qui satisfait à la haute densité désirée, alors qu'il en fallait plus du double en utilisant la technique antérieure.

20 Il ressort donc, d'une manière générale, que l'invention a pour objet une carte de circuits imprimés 10 ayant au moins une zone 19 pourvue de trous 14, 15 sensiblement régulièrement disposés et attachés à de fils 18 traversant au moins une partie 20a, 20b de la limite 20 de la zone 19 pour une connexion extérieure à la zone, lesdits trous voisins de ladite partie de  
25 limite de la zone étant en majorité, et de préférence tous, des trous borgnes 14. Cette configuration permet d'optimiser la densité des trous et des fils.

Les trous logiques et d'alimentation sont dans la zone 19 illustrée régulièrement disposés en une grille uniforme, alors que les trous  
30 logiques ici concernés par l'invention ne sont pas régulièrement disposés. Dans des configurations où des trous d'alimentation seraient pourvus de fils, ils seraient bien entendu concernés par l'invention. En d'autres termes, dans

-10-

le cas illustré où les trous sont disposés en rangées et colonnes, les trous d'au moins la rangée 1 et/ou la colonne P voisine de la partie de limite 20a, 20b sont en majorité, et de préférence tous, des trous borgnes 14. De préférence, les trous borgnes (C1-C4 ; L4, M4, N4, O4, P4) se succèdent pour laisser sous  
5 eux un passage à au moins un fil de niveau inférieur. Enfin, de préférence, les fils attachés aux trous traversants sont sensiblement hiérarchisés en fonction de l'éloignement des trous par rapport à ladite partie de limite de la zone. Dans l'exemple illustré, les trous traversants sont en majorité d'autant plus éloignés de ladite partie de limite (20a, 20b) de la zone (19) que leurs fils ont  
10 un niveau bas (S3-S9).

## Revendications :

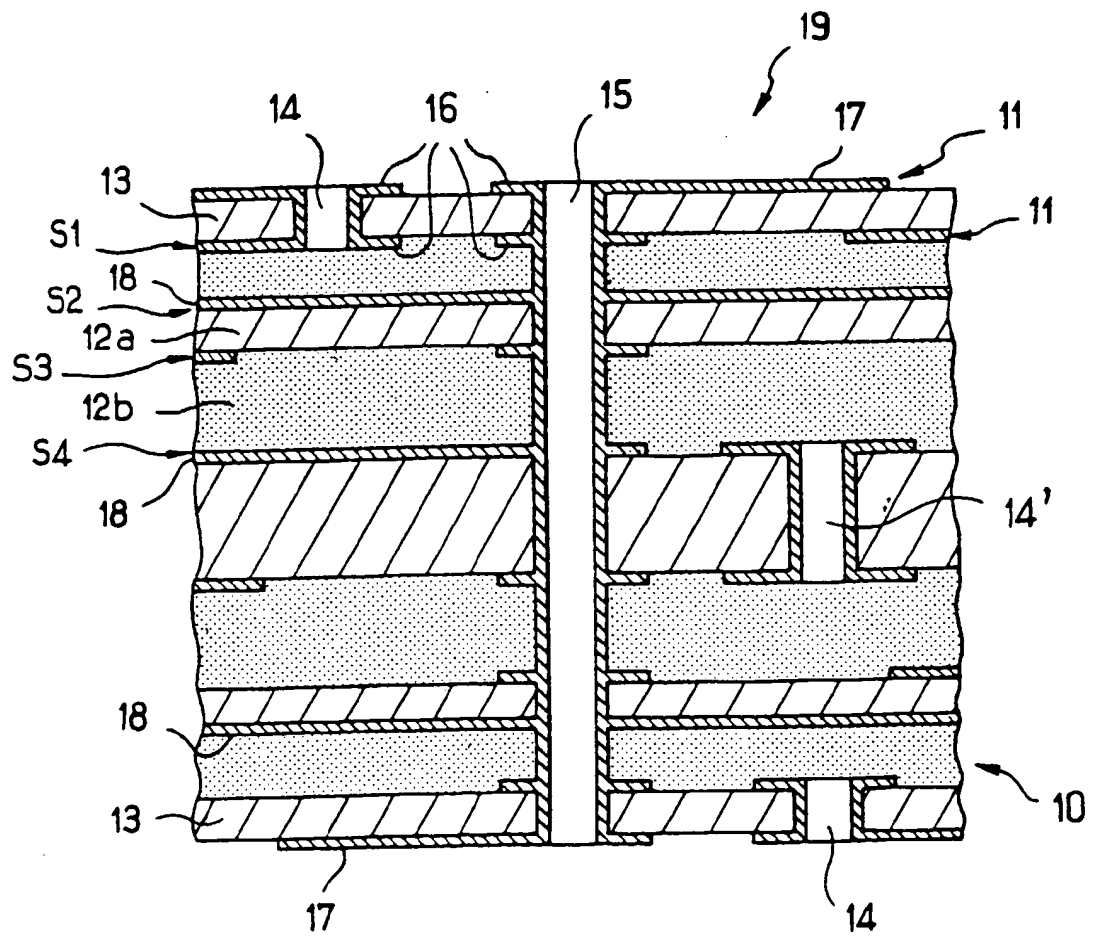
1. Carte de circuits imprimés (10) ayant au moins une zone (19) pourvue de trous (14, 15) sensiblement régulièrement disposés et attachés à  
5 de fils (18) traversant au moins une partie (20a, 20b) de la limite (20) de la zone (19) pour une connexion extérieure à la zone, caractérisée en ce que les trous voisins de ladite partie de limite de la zone sont en majorité, et de préférence tous, des trous borgnes (14).

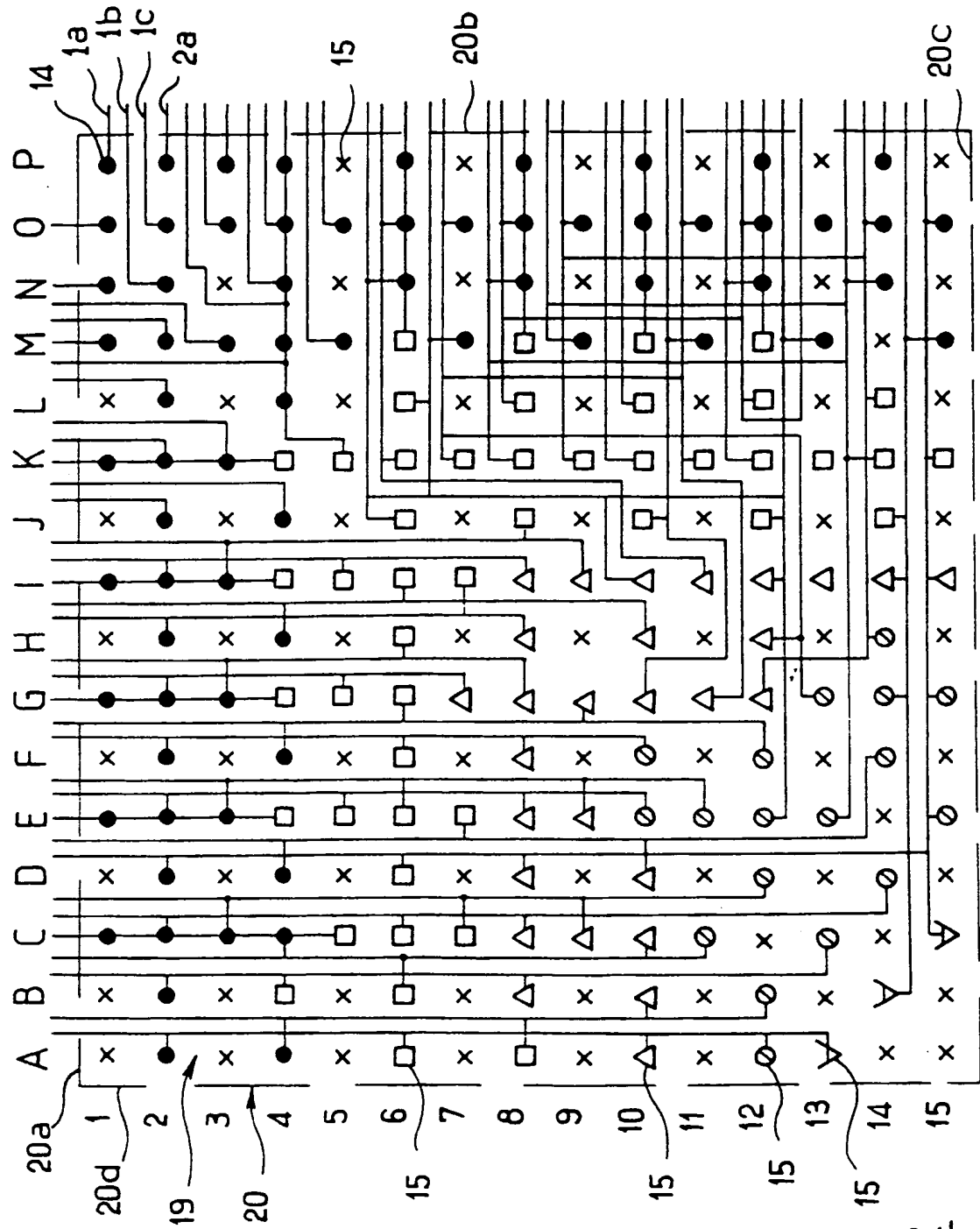
10 2. Carte selon la revendication 1, caractérisée en ce que les trous (14, 15) étant disposés en rangées et colonnes, les trous d'au moins la rangée (1) et/ou la colonne (P) voisine de la partie de limite (20a, 20b) sont en majorité, et de préférence tous, des trous borgnes (14).

15 3. Carte selon la revendication 1 ou 2, caractérisée en ce que des trous borgnes (C1-C4 ; L4, M4, N4, O4, P4) se succèdent pour laisser sous eux un passage à au moins un fil de niveau inférieur.

4. Carte selon l'une des revendications 1 à 3, caractérisée en ce  
20 que les fils attachés aux trous traversants (15) sont sensiblement hiérarchisés en fonction de l'éloignement des trous par rapport à ladite partie de limite de la zone.

5. Carte selon la revendication 4, caractérisée en ce que les trous  
25 traversants (15) sont en majorité d'autant plus éloignés de ladite partie de limite (20a, 20b) de la zone (19) que leurs fils ont un niveau bas (S3-S9).

FIG. 1



**FIG. 2**

2782230

REPUBLIQUE FRANÇAISE

INSTITUT NATIONAL  
de la  
PROPRIETE INDUSTRIELLE

**RAPPORT DE RECHERCHE  
PRELIMINAIRE**

établi sur la base des dernières revendications  
déposées avant le commencement de la recherche

N° d'enregistrement  
national

FA 560841  
FR 9810151

DOCUMENTS CONSIDERES COMME PERTINENTS		Revendications concernées de la demande examinée
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	
A	W. BUDWEISER: "Améliorer la densité de câblage des cartes équipées de BGA" ELECTRONIQUE., no. 57, mars 1996, pages 73-78, XP000580041 PARIS FR * page 76, colonne de droite, dernier alinéa - page 78; figures 4-6 *	1-3
A	EP 0 814 643 A (IBIDEN CO) 29 décembre 1997 * revendications; figures *	1,3,5
A	US 5 784 262 A (SHERMAN) 21 juillet 1998 * abrégé; figures *	1
A	A. GOBERECHT: "Blind and buried vias for multilayer PCBs" ELECTRONIC COMPONENTS AND APPLICATIONS., vol. 8, no. 4, 1988, pages 211-214, XP000035759 EINDHOVEN NL * le document en entier *	
		DOMAINES TECHNIQUES RECHERCHES (Int.CL.6)
		H05K
Date d'achèvement de la recherche		Examineur
30 mars 1999		Mes, L
<p><b>CATEGORIE DES DOCUMENTS CITES</b></p> <p>X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : pertinent à l'encontre d'au moins une revendication ou arrière-plan technologique général O : divulgation non-écrite P : document Intercalaire</p> <p>T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons &amp; : membre de la même famille, document correspondant</p>		

1  
EPO FORM 1503 03.82 (P04C13)

**THIS PAGE BLANK (USPTO)**